

COMPLEX INTEGRATED CIRCUIT

Patent Number: JP5109919
Publication date: 1993-04-30
Inventor(s): NOMURA MANABU; others: 02
Applicant(s):: NIPPONDENSO CO LTD
Requested Patent: JP5109919
Application Number: JP19910292311 19911012
Priority Number(s):
IPC Classification: H01L23/12 ; H01L23/13 ; H01L23/12 ; H01P3/08 ; H05K1/09
EC Classification:
Equivalents:

Abstract

PURPOSE: To prevent a fall in voltage and reduce heat in wiring, by using a copper/Invar/copper three-layered clad board as a wiring layer and reducing the resistance in the sheet.

CONSTITUTION: A complex integrated circuit comprises a ceramic board, a wiring layer soldered on the ceramic board and a power device mounted on the ceramic board. A copper 21/Invar 22/copper 23 three-layered clad board 20 is soldered on the ceramic board 20 to form a wiring layer. In the complex integrated circuit, the clad board 20 can be used as a conductor capable of carrying a large current for a power device. Moreover, since the clad board can be made of materials with a thermal expansion coefficient nearly equal to that of the base board, thermal stress can be diminished in the soldering faces between these boards.

Data supplied from the esp@cenet database - I2

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-109919

(43)公開日 平成5年(1993)4月30日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/12				
23/13				
23/12	3 0 1 Z	7352-4M		
		7352-4M	H 0 1 L 23/ 12	H
		7352-4M		Q
審査請求 未請求 請求項の数1(全 3 頁) 最終頁に続く				

(21)出願番号 特願平3-292311

(22)出願日 平成3年(1991)10月12日

(71)出願人 000004260

日本電装株式会社

愛知県刈谷市昭和町1丁目1番地

(72)発明者 野村 学

愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内

(72)発明者 近田 真市

愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内

(72)発明者 福田 豊

愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内

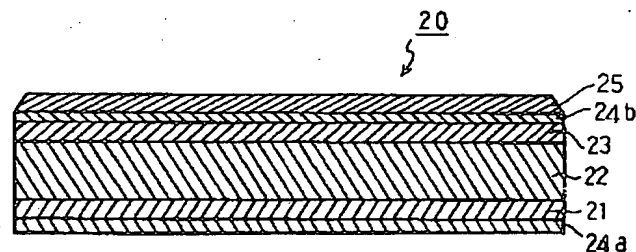
(74)代理人 弁理士 藤谷 修

(54)【発明の名称】 混成集積回路

(57)【要約】

【目的】 配線による電圧低下を少なくし配線による発熱を低下させること。

【構成】 セラミックス基板、セラミックス基板上にハンダ付けされた配線層と、セラミックス基板上に配設されたパワー素子とを有する混成集積回路において、配線層は、銅21/インバー22/銅23から成る3層構造のクラッド平板20をセラミックス基板上にハンダ付けして形成されたものであり、クラッド板20をパワー素子に対する大電流を流すための配線とした混成集積回路。配線層に銅/インバー/銅から成る3層構造のクラッド平板を用いていることから、シート抵抗を低下させることができる。従って、配線層による電圧低下が防止されると共に配線層による発熱を抑制することができる。又、基板とクラッド平板の熱膨張係数を近づけることができるので、両者のハンダ付け接合間において熱応力の発生を抑制することができる。



【特許請求の範囲】

【請求項1】 セラミックス基板と、前記セラミックス基板上に接合された配線層と、前記セラミックス基板上に配設されたパワー素子とを有する混成集積回路において、

前記配線層は、銅／インバー／銅から成る3層構造のクラッド平板を前記セラミックス基板上に接合して形成されたものであり、前記クラッド板をパワー素子に対する大電流を流すための配線としたことを特徴とする混成集積回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、大電流を取り扱う混成集積回路に関し、特に、パワー素子に対する配線の改良に関する。

【0002】

【従来の技術】従来、パワー素子を用いた混成集積回路が知られている。この混成集積回路における配線パターンは、セラミックス基板上にタングステン(W)や銀(Ag)を印刷することにより形成されている。

【0003】

【発明が解決しようとする課題】このため、タングステン(W)や銀(Ag)配線のシート抵抗が大きいため、自動車の電装機器におけるブロードモータパルスコントローラやグローブラグコントローラのように大電流を必要とする装置では、配線による電圧低下、配線による発熱による装置の能力低下が問題となっていた。また、上記の配線パターンにおいて、シート抵抗を小さくするには、タングステン(W)や銀(Ag)配線の厚さを厚くすることは困難であるので配線幅を広くする必要があり、配線幅を広くすると装置の寸法が大きくなるという問題があった。

【0004】本発明は、上記の課題を解決するために成されたものであり、発明の目的は、大電流を取り扱うパワー素子を搭載した混成集積回路において、装置の寸法を増加させることなく、配線による電圧低下を少なくし配線による発熱を低下させることで装置の性能を向上させることである。

【0005】

【課題を解決するための手段】本発明は、セラミックス基板と、セラミックス基板上に接合された配線層と、セラミックス基板上に配設されたパワー素子とを有する混成集積回路において、配線層は、銅／インバー／銅から成る3層構造のクラッド平板をセラミックス基板上に接合して形成されたものであり、クラッド板をパワー素子に対する大電流を流すための配線としたことを特徴とする混成集積回路。

【0006】

【作用】大電流を流すための配線層に銅／インバー／銅から成る3層構造のクラッド平板を用いている。従って、配線層の電流の流れる銅層の厚さを厚くすることが

できるので、シート抵抗を低下させることができる。

【0007】

【発明の効果】配線層に銅／インバー／銅から成る3層構造のクラッド平板を用いていることから、配線層の幅を増加させずに、シート抵抗を低下させることができる。従って、配線層による電圧低下が防止されると共に、配線層による発熱を抑制することができる。この結果、装置の性能を向上させることができる。

【0008】

【実施例】以下、本発明を具体的な実施例に基づいて説明する。図2、図3は本発明の具体的な実施例に係る混成集積回路1の平面図及び断面図である。表面がタングステン(W)メタライズされたセラミックス基板10上にハンダ接合されたモリブデン(Mo)ヒートシンク30上にパワーMOSトランジスタ11a～11xが並列配設されている。又、パワーMOSトランジスタ11a～11xのソースの配線層として、図1に示す構造の銅／インバー／銅から成る3層構造のクラッド平板20がセラミックス基板10上にハンダ層15により接合されている。

【0009】クラッド平板20は、図1に示すように、セラミックス基板10に接合される側から、銅層21、インバー(Fe-Ni合金:例えば、(Ni;35～36%,C;0.1～0.3%,Mn;0.4%,Fe;残部))層22、銅層23とで構成された3層構造である。冷間圧延法により直接一体化され、銅層21、インバー層22、銅層23の圧延比(厚さの比)は、約1:3:1に構成されている。実際の厚さは、銅層21が0.16mm、インバー層22が0.48mm、銅層23が0.16mmである。このクラッド平板20の銅層21の下面及び銅層23の上面にはNiメッキ膜24a、24bが形成されており、そのNiメッキ膜24bの上にはハンダ層25が形成されている。

【0010】Niメッキ膜24a、24b及びハンダ層25を有するクラッド平板20は、図2に示すように、セラミックス基板10上にハンダ層15により接合される。そして、ハンダ層25上にチップターミナル31a～31x、溶接リード32a、32bがハンダのリフローにより接合されている。チップターミナル31a～31xは、各パワーMOSトランジスタ11a～11xとアルミニウム(Al)ワイヤ33a～33xにより電氣的に接続され、溶接リード32a、32bにはケースに対する配線が接続される。

【0011】このような構成の混成集積回路1において、クラッド平板20による配線層のシート抵抗を数10 $\mu\Omega/\square$ とすることができた。この値は、セラミックス基板上にタングステン配線を形成した場合のタングステンのシート抵抗が数10m Ω/\square であるので、その値に比べて約1/1000である。従って、本実施例の配線層により電圧低下を減少させることができ且つ配線層による発熱を低下させることができる。

【0012】セラミックス基板10の熱膨張係数は4.5

$\times 10^{-6}/^{\circ}\text{C}$ であり、上記の圧延比1:3:1のクラッド平板20の熱膨張係数は $3 \sim 6 \times 10^{-6}/^{\circ}\text{C}$ であるので、セラミックス基板10とクラッド平板20とのハンダ接合におけるクラックの発生が防止される。

【図面の簡単な説明】

【図1】本発明の具体的な実施例に係る混成集積回路で使用されたクラッド平板の構成を示した断面図。

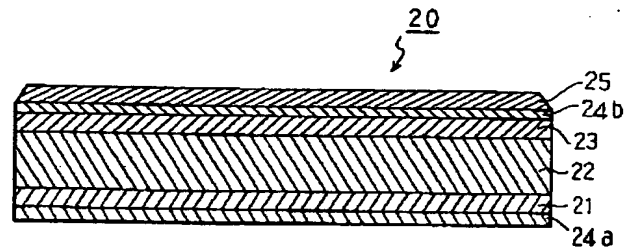
【図2】同実施例に係る混成集積回路の平面図。

【図3】同実施例に係る混成集積回路の断面図。

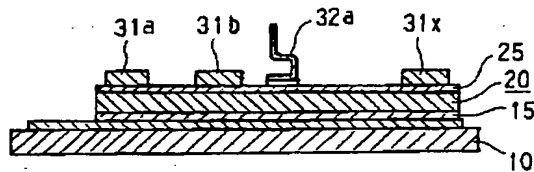
【符号の説明】

1…混成集積回路 10…セラミックス基板
11a～11x…パワーMOS トランジスタ 15…ハンダ層
20…クラッド平板（配線層）
21…銅層 22…インバー層 23…銅層
24a, 24b…Niメッキ膜 25…ハンダ層
30…モリブデンヒートシンク
31a～31x…チップターミナル 32a, 32b…溶接リード

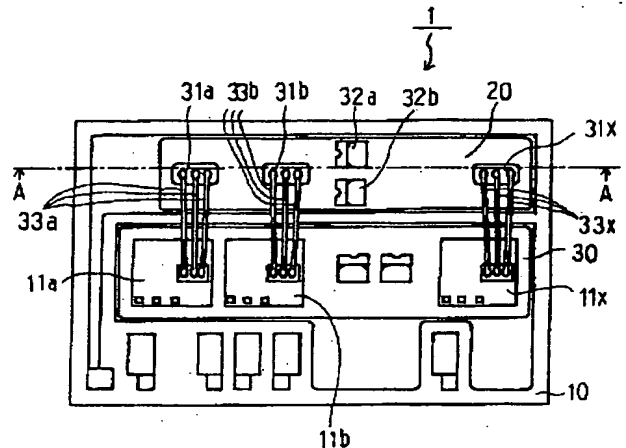
【図1】



【図3】



【図2】



フロントページの続き

(51) Int. Cl. 5

H 0 1 P 3/08

H 0 5 K 1/09

識別記号

庁内整理番号

4241-5 J

C 8727-4 E

7352-4 M

F I

技術表示箇所

H 0 1 L 23/12

C